Dr inż. Janusz Tomczak
Dr inż. Dariusz Lewandowski
Dr inż. Piotr Płotka
Prof. dr hab. inż. Bogdan Wilamowski

Politechnika Gdańska
Instytut Technologii Elektronicznej

METODY OKREŚLANIA PARAMETRÓW TRANZYSTORÓW BIPOLARNYCH DLA PROJEKTOWANIA UKŁADÓW SCALONYCH WSPOMAGANEGO KOMPUTEREM

Określono metodykę identyfikacji parametrów modeli tranzystorów bipolarnych do programu komputerowej analizy układów elektronicznych SPICE. Dokonano weryfikacji pomierzonych parametrów symulując drgania oscylatora pierścieniowego. Wskazano na konieczność uwzględniania pojemności pasożytniczych tranzystora. Uzyskano dużą zgodność wyników symulacji i pomiarów, potwierdzającą poprawność prezentowanej metodyki wyznaczania parametrów modelu tranzystora.

1. Wprowadzenie

Efektywnymi narzędziami wspomagającymi projektowanie układów scalonych są programy analizy układów elektronicznych takie jak SPICE lub NAP. Warunkiem wykorzystania tych programów jest określenie parametrów modeli elementów układów, a zwłaszcza tranzystorów. Z punktu widzenia konstrukcji układów cyfrowych najistotniejsze znaczenie mają parametry stałoprądowe i dynamiczne. Sposób określania zespołu parametrów stałoprądowych przedstawiono szczegółowo w pracach [1] [2]. W skrócie jest on przedstawiony w rozdz. 2. W rozdz. 2 opisano również sposób określania parametrów dynamicznych tranzystorów bipolarnych, takich jak czasy przelotu w kierunku normalnym i inwersyjnym oraz pojemności barierowe tranzystorów. Przedstawiono wyniki symulacji scalonych oscylatorów pierścieniowych przeprowadzonej w celu weryfikacji

pracę wykonano w ramach CPBP 02.16

proponowanych sposobów określania parametrów tramzystorów. Wyniki symulacji wskazują na konieczność uwzględnienia pojemności doprowadzeń tranzystorów związanych ze ścieżkami metalizacji w układach scalonych dla małych napięć zasilania. Sposób uwzględnienia tych pojemności oraz porównanie wyników symulacji z wynikami pomiarów oscylatorów pierścieniowych przedstawiono w rozdz. 3.

2. Sposób określania parametrów tranzystora wewnętrznego

Model Gummela-Poona dla tranzystora bipolarnego w wersji z programu analizy układów elektronicznych SPICE [3] wykorzystuje dwadzieścia siedem parametrów dla opisu właściwości statycznych i dynamicznych. Parametry te przedstawiono w tab. 1.

- Parametry stałoprądowe

Identyfikacji parametrów stałoprądowych należy dokonać na podstawie następujących charakterystyk tranzystora

IC = f (VBE)	przy VBC = const	(1)
BF = IC/IB = f (VBE)	przy VBC = const	(2)
IB = f (VBE)	przy VBC = const	(3)

i analogicznie dla polaryzacji inwersyjnej

IE = f (BC)	przy VBE = const	(4)
BR = IE/IB = f (VBE)	przy VBE = const	(5)
IB = f (VBC)	przy VBE = const	(6)

Zgodnie z procedurą przedstawioną w pracy Lewandowskiego i Płotki [2] parametry modelu stałoprądowego wyznacza się sekwencyjnie za pomocą metod optymalizacyjnych. W pierwszej kolejności należy zmierzyć rezystancje szeregowe emitera i kolektora metodą Kulke-Millera [4] .Następnym krokiem jest wyznaczenie VAR i VAF na podstawie charakterystyk wyjściowych tranzystorów. Kolejnym etapem jest określenie IS, NE, RB i IKF na podstawie zal. (1) i (2) oraz BF, ISE i NE na podstawie zal. (2) i (3). Podobną procedurę należy zastosować dla parametrów charakteryzujących stan inwersyjny.

- Parametry dynamiczne

Identyfikację parametrów opisujących pojemności złączowe CJE, CJC, CJS należy przeprowadzać na podstawie pomiaru zależności pojemności złącz B-E, B-C oraz C-S od napięcia polaryzującego w kierunku zaporowym. Możliwe jest tu zastosowanie mostka impedancji. Istotnym problemem jest zakres pomiaru. Realistycznym wymaganiem jest pomiar w zakresie poniżej 1 pF, w związku z czym metoda pomiaru oraz

identyfikacji musi uwzględnić występujące pojemności rozproszone związane z konstrukcją układu scalonego oraz montażem złącza w obudowie. W procesie identyfikacji wyznaczyć należy parametry występujące w równaniu opisującym zależność mierzonej pojemności od napięcia

$$CJ(U) = \frac{CJ(0)}{\left(1 - \frac{U}{VJ}\right)^{MJ}} + CR \qquad (7)$$

gdzie VJ - potencjał wbudowany, MJ - wykładnik potęgowy, CR - pojemność rozproszona

Dla celów modelowania potrzebne jest wyznaczenie trzech parametrów: CJ(0), VJ, MJ. Wartość pojemności rozproszonej CR nie jest parametrem modelu i może zostać pominięta. Dla wyznaczenia parametrów wygodnie jest użyć programu optymalizacji. W wyniku obliczeń uzyskuje się wszystkie 4 parametry występujące w r-niu (7). Tą metodą otrzymuje się poprawne wartości parametrów modelu nawet w przypadku, gdy pojemność rozproszona CR przewyższa pierwszy składnik r-nia (7) reprezentujący wyłącznie pojemność zależną od napięcia. Przedstawiona metoda nie umożliwia jednak wydzielenia poszczególnych składników tworzących wypadkową wartość pojemności rozproszonej CR. Niemożliwe jest zatem dokładne określenie wielkości pojemności rozproszonej wnoszonej przez połączenia między tranzystorami tworzącymi układ scalony.

Znane są dwie główne grupy metod wyznaczania czasu przelotu TF nośników w obszarze aktywnym. Istota pierwszej grupy metod polega na wyznaczeniu częstotliwości granicznej f_T tranzystora, będącej iloczynem modułu współczynnika wzmocnienia prądowego w układzie wspólnego emitera i częstotliwości przy której ten współczynnik jest określony, przy czym ta częstotliwość jest tak dobrana, że leży w zakresie, w którym współczynnik wzmocnienia prądowego maleje z nachyleniem równym sześciu decybelom na oktawę przy wzroście częstotliwości. Następnie czas przelotu TF obliczany jest na podstawie wyznaczonej f_T oraz znanych wartości pojemności baza-kolektor tranzystora i rezystancji szeregowej kolektora. Metody wyznaczania TF należące do tej pierwszej grupy różnią się sposobami wyznaczania f_T tranzystora.

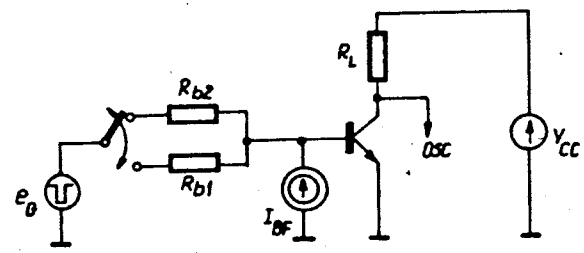
Druga grupa metod wykorzystuje badania odpowiedzi tranzystora na pobudzenie impulsem elektrycznym. Czas przelotu TF obliczany jest następnie na podstawie wyznaczonego opóźnienia odpowiedzi impulsowej tranzystora oraz określonych

innymi metodami statycznych parametrów małosygnałowego modelu zastępczego tranzystora i pojemności barierowych tranzystora. Metody należące do tej grupy różnią się układami do badania odpowiedzi impulsowej i stosowanymi rodzajami impulsów pobudzających tranzystor.

Pierwsza z wyżej opisanych grup metod pozwala na poprawne wyznaczenie czasu przelotu TF pod warunkiem, że dla badanego tranzystora można wyróżnić taki zakres częstotliwości sygnału, w którym moduł wzmocnienia prądowego w układzie wspólnego emitera maleje z nachyleniem sześciu decybeli na oktawę przy wzroście częstotliwości. Metoda ta jest nieużyteczna dla tranzystorów o małych wartościach wzmocnienia prądowego, dla których takiego zakresu wyróżnić nie można, a które bywają stosowane do konstrukcji bipolarnych cyfrowych układów scalonych.

Wadą drugiej z opisanych wyżej grup metod jest konieczność stosowania wyznaczonych innymi metodami wartości rezystancji szeregowej bazy i przewodności dynamicznej baza-emiter dla obliczenia TF. Wartości rezystancji szeregowej bazy i przewodności dynamicznej baza-emiter wyznaczane na podstawie innych metod mogą być obarczone znacznymi błędami, w przypadku rezystancji szeregowej bazy porównywalnymi nawet z jej wartością, co wynika głównie z uproszczeń przyjmowanych przy tworzeniu struktury modeli zastępczych tranzystorów.

Proponowana przez autorów metoda wyznaczania TF [5] polega na tym, że badana jest odpowiedź impulsowa napięcia kolektor-emiter tranzystora -rys.1- na pobudzenie impulsami o krótkim czasie narastania wytwarzanymi przez generator impulsowy połączony w szereg z bazą tranzystora przez rezystor o przełączanej wartości rezystancji R_{b1} i R_{b2}, przy czym tranzystor jest wstępnie spolaryzowany tak, że jego punkt pracy leży w obszarze aktywnym normalnym, a amplituda impulsów



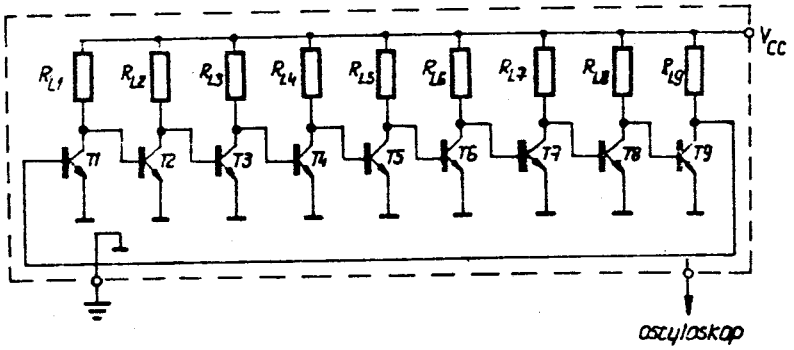
Rys. 1 Schemat ideowy układu do wyznaczania TF

pobudzających jest tak dobrana, aby tranzystor nie wychodził z obszaru aktywnego normalnego. Rezystancja R_{b1} jest tak dobrana, aby była porównywalna lub większa niż dynamiczna rezystancja wejściowa baza-emiter tranzystora r_{be} pomierzona, przy pomocy mostka impedancji dla małych częstotliwości sygnału. Rezystancja R_{b2} jest tak dobrana, aby była porównywalna lub mniejsza niż przewidywana wartość rezystancji szeregowej bazy tranzystora $R_{BB'}$. Rezystancja R_L jest możliwie mała. Na podstawie przebiegu odpowiedzi impulsowych napięcia kolektor-emiter określane są stałe czasowe tych odpowiedzi τ_1 oraz τ_2 dla wartości rezystancji odpowiednio R_{b1} i R_{b2}. W oparciu o stałe czasowe τ_1 i τ_2 oraz wartości rezystancji R_{b1} i R_{b2}, a także na podstawie rezystancji wewnętrznej generatora impulsów i znajomości rezystancji dynamicznej baza-emiter r_{be} obliczane są następnie wartości rezystancji szeregowej bazy tranzystora $R_{BB'}$ oraz pojemności baza-emiter $C_{B'E}$. Czas przelotu TF wyznaczany jest na podstawie wartości pojemności baza-emiter $C_{B'E}$ oraz wartości pojemności barierowej baza-emiter C_{TE}, składowej stałej prądu kolektora I_C i współczynnika kierunkowego NF charakterystyki przejściowej prądu kolektora w funkcji napięcia emiter-baza.

Znane metody wyznaczania inwersyjnego czasu przelotu TR tranzystora bipolarnego opierają się na pomiarze czasu magazynowania TS tranzystora wychodzącego z nasycenia [4], to jest czasu pozostawania tranzystora w nasyceniu po przyłożeniu ujemnego impulsu prądu bazy. Następnie czas przelotu TR wyznaczany jest z zależności analitycznych przy założeniu, że impuls prądu bazy wyłączający tranzystor z nasycenia I_{BR} ma stałą, ujemną, znaną wartość w czasie TS [4]. Metoda ta ma kilka wad wpływających na wyznaczoną wartość czasu przelotu TR. Pierwszą z nich jest fakt, że w rzeczywistym układzie pomiarowym prąd bazy w czasie wychodzenia z nasycenia I_{BR} zmienia swoją wartość w czasie. Drugą wadą jest trudność ustalenia wpływu szybkości narastania/opadania impulsu z generatora na wyznaczoną wartość TR. Wad tych pozbawiona jest metoda przedstawiona w pracy [6] i stosowana przez autorów. Metoda ta wykorzystuje również pomiar czasu magazynowania tranzystora wychodzącego z nasycenia. Jednak czas przelotu TR określany jest iteracyjnie, na przykład metodą siecznych lub Newtona, na podstawie porównania wyników symulacji procesu przełączania tranzystora z wynikami pomiarów. Metoda ta jest skuteczna pod warunkiem, że wcześniej zostały poprawnie określone pozostałe parametry tranzystora.

- Weryfikacja

W celu weryfikacji proponowanych metod identyfikacji parametrów tranzystorów bipolarnych wytworzono metodą potrójnej dyfuzjii testowe układy scalone zawierające oscylatory pierścieniowe złożone z dziewięciu inwerterów oraz pojedyńcze tranzystory. Schemat oscylatora pierścieniowego przedstawiono na rys. 2. Rezystory dyfuzyjne wykonane zostały w warstwie



Rys. 2 Schemat oscylatora pierścieniowego

bazy. Wykorzystując przedstawioną wyżej metodykę określono następujące parametry tranzystorów:

TABELA 1

IS	- prąd nasycenia tranzystora	1.31×10^{-15} A
BF	- maks. wzmocnienie prądowe w kier. normalnym	19
NF	- współczynnik emisji dla kierunku normalnego	1.108
VAF	- napięcie Earlego dla kierunku normalnego	75 V
IKF	- próg dla dużych prądów w kier. norm.	6.2×10^{-2} A
ISE	- prąd nasyc. składowej nieidealnej B-E	1.67×10^{-12} A
NE	- współcz. emisji skład. nieidealnej B-E	1.751
BR	- maks. wzmocnienie prądowe w kier. inwersyjnym	0.12
NR	- współczynnik emisji dla kierunku inwersyjnego	1.104
VAR	- napięcie Earlego dla kierunku inwersyjnego	20 V
IKR	- próg dla dużych prądów w kier. inwersyjnym	1.6×10^{-5} A
ISC	- prąd nasyc. składowej nieidealnej B-C	1.34×10^{-11} A
NC	- współcz. emisji skład. nieidealnej B-C	1.932
RB	- rezystancja bazy dla zerowej polaryzacji	99 Ω
RE	- rezystancja emitera	2.75 Ω
RC	- rezystancja kolektora	9.2 Ω
CJE	- pojemność barierowa B-E dla zerowego napięcia	410 fF
VJE	- potencjał wbudowany w złącze B-E	863 mV

MJE - wykładnik potęgowy złącza B-E.....0.403
TF - min. czas przelotu dla kierunku normalnego.....1.9 ns
CJC - pojemność barierowa B-C dla zerowego napięcia.....434 fF
VJC - potencjał wbudowany złącza B-C.....804 mV
MJC - wykładnik potęgowy dla złącza B-C 0.680
TR - min. czas przelotu dla kierunku inwersyjnego..... 90 ns
CJS - pojemność kolektor-podłoże dla zerowego napięcia...911 fF
VJS - potencjał wbudowany złącza kolektor-podłoże.....567 mV
MJS - wykładnik potęgowy dla złącza kolektor-podłoże.....0.599

Przy pomocy mostka impedancji określono rezystancję rezystorów obciążających kolektory tranzystorów w układach oscylatorów pierścieniowych R_L = 4.8 kΩ.

Przebadano właściwości dynamiczne wytworzonych oscylatorów pierścieniowych. Obserwowano przy pomocy oscyloskopu przebiegi czasowe napięcia kolektor-emiter jednego z tranzystorów. Napięcie to umownie nazywamy wyjściowym. Pojemność wejściowa sondy oscyloskopu wynosiła 12pF. Wyniki pomiarów okresów drgań oscylatorów pierścieniowych przedstawiono w tabeli 2.

TABELA 2

V_{cc} [V]	2.0	2.5	3.0	4.0	5.0
T [ns]	185	155	140	115	105

Przy pomocy programu SPICE przeprowadzono analizę czasową układu oscylatora pierścieniowego dla napięć zasilania V_{cc} równych 5V oraz 2V. Symulowano układ przedstawiony na rys.2. Wyniki symulacji dla V_{cc} = 5V praktycznie nie różnią się od zmierzonych; uzyskano okres T_{sym} (5V) = 104 ns. Natomiast dla napięcia zasilania V_{cc} = 2V symulowana wartość wynosi T_{sym} (2V) = 148 ns. Porównanie okresów oscylacji symulowanych i zmierzonych prowadzi do wniosku, że zidentyfikowany zestaw parametrów tranzystorów prowadzi do znacznych błędów przy małych napięciach zasilania układów.

3. Określanie pojemności pasożytniczych

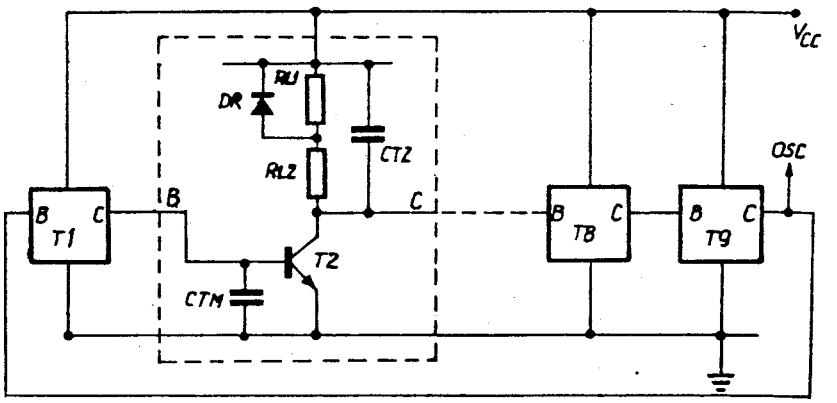
Dla uzyskania poprawnych wyników analizy przejściowej układów przy użyciu programów takich jak SPICE lub NAP, zwłaszcza przy niskich napięciach zasilania, konieczne jest uwzględnienie pojemności pasożytniczych występujących w

układach. Do tych pojemności należą pojemności związane ze ścieżkami metalizacji nad tlenkami oraz pojemności rozproszone rezystorów dyfuzyjnych.

Pojemności związane ze ścieżkami metalizacji na tlenkach nad krzemem można szacować jako pojemności kondensatorów płaskich o wielkości proporcjonalnej do powierzchni ścieżki S_i i grubości tlenku d_i. Wartości stałych, niezależnych od napięcia pojemności związanych ze ścieżkami metalizacji w testowych układach oscylatorów są na schemacie oscylatora pierścieniowego -rys.3- reprezentowane przez następujące kondensatory:

CTM - pojemność dołączona pomiędzy bazę a masę 0.5pF
CTZ - pojemność dołączona pomiędzy bazę a dodatni biegun zasilania 0.4pF

Rezystory dyfuzyjne wykonywane są w tych samych procesach technologicznych, co tranzystory. Zatem pojemności rozproszone rezystorów można szacować na podstawie pojemności odpowiednich złącz tranzystora uwzględniając różne powierzchnie złącz. Rzeczywisty rezystor w układzie scalonym stanowi linię RC o stałych rozłożonych. Programy SPICE i NAP nie umożliwiają analizy takiej linii. Należy zatem zastąpić rezystor "drabinką" złożoną z dyskretnych rezystorów idealnych i pojemności. Biorąc pod uwagę, że pojemność rozproszona rezystora zależna jest od napięcia polaryzującego, pojemność rozproszoną rezystora należy symulować jako pojemność diody spolaryzowanej zaporowo. Do symulacji badanych układów oscylatorów pierścieniowych



Rys. 3. Schemat uwzględniający elementy pasożytnicze

wykorzystano układ złożony z dwóch rezystorów i jednej diody, przedstawiony na rys. 3, gdzie

$$R_{L1} = R_{L2} = 1/2\ R_L$$

Dioda D ma parametry standardowe dla programu SPICE poza wartościami:

$$CJO = C_{RO} = 1.4pF$$
$$VJ = VJC = 0.804V$$
$$M = MJC = 0.68$$

Przy pomocy programu SPICE dokonano symulacji przebiegów czasowych w układzie oscylatora pierścieniowego dla napięć zasilania V_{cc} od 2V do 5V. Wyniki przedstawiono w tab. 3. Na rys. 4 przedstawiono przebiegi napięcia wyjściowego symulowanego dla badanego układu (rys. 3) przy V_{cc} = 2V i V_{cc} = 5V.

TABELA 3.

V_{cc}	[V]	2.0	2.5	4	5
T_{exp}	[ns]	185	155	115	105
T_{sym}	[ns]	170	150	120	110
błąd	%	-8	-3	+4	+5

Z zestawienia dokonanego w tab. 3 wynika, że dla napięć zasilania V_{cc} w zakresie 2.5 - 5V błąd symulacji okresu drgań mieści się w granicach błędu popełnionego przy pomiarach oscyloskopowych. Dla napięć V_{cc} mniejszych od 2.5V wartość bezwzględna błędu symulowanego okresu drgań rośnie przy zmniejszaniu napięcia zasilania, ale nie przekracza 8%.

4. Wnioski

W oparciu o parametry tranzystorów określone przy pomocy proponowanych metod możliwa jest poprawna symulacja działania bipolarnych układów scalonych. W przypadku stosowania niewielkich napięć zasilania należy uwzględniać pojemności pasożytnicze związane z metalicznymi ścieżkami doprowadzeń tranzystorów.

LITERATURA

[1] D. Lewandowski, J. Tomczak, B. Wilamowski, Krajowe Sympozjum Telekomunikacji KST'87, tom B, s. 166 - 172, Bydgoszcz 1987.

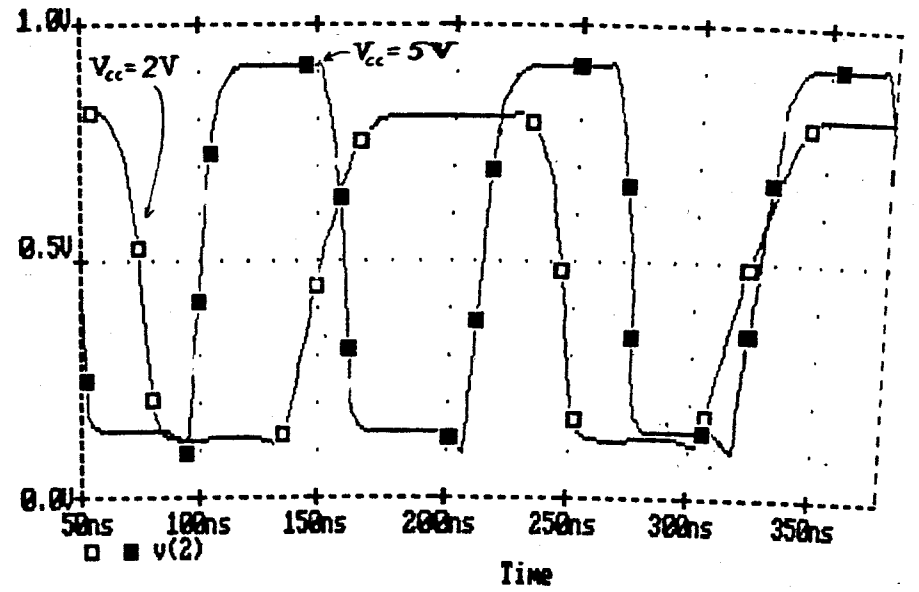
[2] D. Lewandowski, P. Płotka, X Krajowa Konferencja Teoria Obwodów i Układy Elektroniczne, s.383-388, Gdańsk 1987.

[3] L. Nagel, SPICE 2. ERL#R No. M520. Univ. of Calif., Berkeley, 1975.

[4] I. E. Getreu, Modeling the bipolar Transistor, Elsvier Scient. Publ. Company, Amsterdam 1978.

[5] D. Lewnadowski, P. Płotka, J. Tomczak, B. Wilamowski, Sposób wyznaczania czsu przelotu TF dla tranzystorów bipolarnych - zgłoszenie patentowe.

[6] P. Płotka, J. Tomczak, D. Lewandowski, Sposób określania czasu przelotu TR dla tranzystorów bipolarnych, — zgłoszona na Krajowe Sympozjum Telekomunikacji KST'88.



Rys. 4. Przebiegi napięcia kolektor - emiter symulowane w testowym układzie oscylatora pierścieniowego z uwzględnieniem pojemności pasożytniczych