POLITECHNIKA POZNAŃSKA
Instytut Elektroniki
Instytut Elektrotechniki Przemysłowej

VIII KRAJOWA KONFERENCJA TEORIA OBWODÓW I UKŁADY ELEKTRONICZNE

Teksty referatów

Wydano w roku 40-lecia
Szkoły Inżynierskiej i Politechniki Poznańskiej

POZNAŃ, 15–18 X 1985

Bogdan Maciej WILAMOWSKI
Instytut Technologii Elektronicznej
Politechnika Gdańska

VIII KK TOIUE

EFEKTYWNY ALGORYTM ANALIZY STANÓW PRZEJŚCIOWYCH W UKŁADACH SCALONYCH

Streszczenie - Przedstawiono efektywny algorytm analizy stanów przejściowych w cyfrowych układach scalonych oparty o zasadę zachowania ładunku na pojemnościach układu. Algorytm wykorzystuje niezbalansowanie się prądów przewodzenia w węzłach do obliczania przyrostu ładunków na pojemnościach dołączonych do tych węzłów. Czasy analizy układów są do 100 razy krótsze niż przy wykorzystaniu programu SPICE2. Opracowano również zmodyfikowane wersje na mikrokomputery.

EFFICIENT ALGORITHM FOR TRANSIENT ANALYSIS OF INTEGRATED CIRCUITS

Abstract - An algorithm for transient analysis large scale digital integrated circuits, based on a CHArge COnservation principle, (CHACO), is described. Principle of the algorithm is different than in the most of the circuit analysis programs where usually after circuit linearization, a sparse matrix technique is used. Instead, a relatively simple explicit algorithm has been developed. The algorithm uses the unbalance of the conduction currents at each node to compute the charge stored on capacitances connected to that node. The program CHACO is oriented on digital MOS circuits and is suitable only for transient analysis. A variety of circuits ranging from simple inverters to ring oscillators, transmition gates and flip-flops have been analyzed. For small-complexity bipolar circuits, the CPU time is similar to those needed for the SPICE2 circuit simulation program. However, for medium scale MOS circuits the computing time is up to 100 times shorter. Advantage of CHACO program increase with the circuit complexity, since the CPU time increases only proportionally to the circuit size. High speed and small memory requirement allows to adopt modified versions for microcomputers. Various examples of the transient analysis of the nonlinear RLC circuits have been demonsreated on the personal computer.

1. WSTĘP

Wzrost złożoności układów scalonych czyni ich analizę coraz trudniejszą. Celowi temu służą specjalne komputerowe programy analizy. Jedną z ich zasadniczych niedogodności jest to, że zwykle czasy obliczeń rosną znacznie szybciej niż wielkość analizowanego układu. Przykładowo przy wykorzystaniu technik macierzowych czas obliczeń jest proporcjonalny do N^3, gdzie N jest liczbą węzłów układu. Jeżeli do rozwiązywania równań wykorzystywać będzie się metodę eliminacji Gaussa to czas obliczeń wyniesie jak N^2. Wykorzystując zaś fakt, że w praktycznych układach nie wszystkie węzły są ze sobą połączone, można wykorzystać technikę macierzy rzadkich i wtedy czas obliczeń jest proporcjonalny do $N^{1.4 \sim 1.7}$. Najbardziej zaawansowane programy analizy układowej takie jak SPICE2, ADVICE, NAP, CIRCUIT2 wykorzystują właśnie ten ostatni algorytm [1]. Jakkolwiek wielkość analizowanego układu zależy od wielkości i szybkości komputera, na którym zaimplementowany został program analizy. Mimo, że formalnie analizować można większe układy, to jednak praktyczną granicą jest obecnie około 50 węzłów. Przy analizie większych układów stosuje się najczęściej ich dekompozycje i niezależną analizę.

Sposób analizy stanów przejściowych w zdecydowanej większości programów analizy układowej polega zawsze na tym, że dla każdego kroku czasowego przeprowadza się wielokrotnie: linearyzację układu i rozwiązanie układu równań liniowych, znajdując w ten sposób wartości napięć dla następnej linearyzacji. Wartym podkreślenia wyjątkiem jest opracowany w Berkeley algorytm zwany "waveform relaxation method" [2], który operuje nie tyle napięciami dla konkretnej chwili, ale całymi przebiegami napięć w funkcji czasu. Metoda ta wymaga, bardzo dużej pamięci komputera, ale pozwala na blisko 50 krotne zmniejszenie czasu obliczeń w porównaniu z najbardziej rozpowszechnionym na świecie programem SPICE2 [3]. Inną niedogodnością omawianego algorytmu jest to, że czas obliczeń w istotny sposób zależy od topologii układu i nadaje się on praktycznie tylko dla układów cyfrowych o niewielkiej liczbie sprzężeń zwrotnych.

Zaprezentowany w niniejszej pracy algorytm jest 15 do 100 razy szybszy niż SPICE2, a ponadto czas obliczeń rośnie tylko proporcjonalnie do wielkości analizowanego układu i praktycznie nie zależy od topologii układu.

2. PODSTAWY ALGORYTMU

Załóżmy, że analizowany układ będzie posiadał następujące cechy:

- układ zawiera elementy pojemnościowe, których wartości pojemności można traktować jako stałe w każdym kroku czasowym. Wartości te oczywiście mogą być modyfikowane z kroku na krok.
- układ zawiera bezinercyjne elementy, których prąd lub prądy mogą być nieliniową funkcją napięć na dwóch lub więcej węzłach.

W tak określonym układzie dla każdego (i-tego) węzła suma prądów jest równa zero i spełniona jest zależność:

$$F_i(V_1, V_2, \ldots V_N) + \sum_{j=1}^{N} C_{ij} \frac{dV_j}{dt} = 0 \qquad /1/$$

Pierwszy składnik w wyrażeniu /1/ jest sumą prądów przewodzenia, a drugi sumą prądów pojemnościowych. Liczba równań jest równa liczbie węzłów, a niewiadomymi są napięcia węzłowe. Tradycyjny sposób podejścia polega na linearyzacji tych równań i ich rozwiązaniu zwykle na bazie algorytmu Newtona-Raphsona z wykorzystaniem techniki macierzy rzadkich.

Zaprezentowany algorytm bazuje na założeniu, że dla każdego kroku czasowego można przyjąć stałe wartości prądów przewodzenia. W najprostszym przypadku może to być wartość z kroku poprzedniego, może to być średnia wartość dla tego kroku oszacowana na podstawie zmian w krokach poprzednich, lub też w przypadku najdokładniejszym wartość średnia

określona może być na podstawie jednego lub kilku kroków próbnych. Podkreślić należy, że wartości prądów przewodzenia w zależności /1/ dane są w postaci jawnej, a sposób ich obliczeń zależy tylko od przyjętego opisu modeli elementów.

Znając wartości prądów przewodzenia i przyjmując niezmienność pojemności w danym kroku czasowym w miejsce rozwiązywania nieliniowego układu równań, problem sprowadza się do rozwiązania jedynie układu równań liniowych w którym każdy węzeł opisany jest zależnością:

$$\sum_{j=1}^{N} C_{ij} \frac{dV_j}{dt} = F_i \qquad /2/$$

F_i odpowiada wartości niezrównoważenia prądów przewodzenia w i-tym węźle ΔI_i, co jest obliczane w sposób jawny. Układ liniowych równań różniczkowych rozwiązywany jest numerycznie poprzez wprowadzenie dyskretnych kroków czasowych Δt. W najprostszym przypadku otrzymuje się algebraiczny układ równań liniowych:

$$[\,C_{NN}\,]\,[\,\Delta V\,] = [\,\Delta t * \Delta I\,] = [\,\Delta Q\,] \qquad /3/$$

Powyższa zależność opisuje sieć pojemnościową o wymuszonych w węzłach ładunkach ΔQ_i, którego rozwiązaniami są przyrosty napięć w węzłach z kroku na krok. Oczywiście można przyjąć inną bardziej dokładną metodę rozwiązania układu równań różniczkowych /2/, z uwzględnieniem na przykład zmian parametrów z kroku na krok. Dla dokładniejszego określenia "średnich" wartości wymuszeń prądowych i "średnich" wartości pojemności wykorzystać można zmiany tych parametrów w poprzednich krokach czasowych lub kilkakrotnie rozwiązywać układ równań /3/ dla różnych wartości kroku czasowego Δt. Cechą znamienną liniowego układu równań /3/ jest to, że wartości współczynników na głównej diagonalnej są największe. Wynika to z faktu, że sieć pojemnościowa jest zawsze pasywna. Fakt ten może być wykorzystany przy rozwiązywaniu tego liniowego układu równań, stosując prosty iteracyjny schemat Jacobiego lub Gaussa-Seidla. Efektywność tych algorytmów w przypadku układów scalonych może być bardzo duża, ponieważ dominujące znaczenie mają tam pojemności uziemione w stosunku do pojemności sprzęgających, a tym samym dominacja głównej diagonalnej jest znaczna i zbieżność do rozwiązania bardzo szybka. Jak pokazano w pracy [4] możliwa jest również modyfikacja tego algorytmu tak, że nawet przy znacznej dominacji pojemności sprzęgających zbiega on się także bardzo szybko. Cechą znamienną iteracyjnych algorytmów rozwiązywania układów równań jest to że czas obliczeń jest proporcjonalny do liczby elementów układu, a liczba równań ma mniejsze znaczenie.

3. PRAKTYCZNE PROGRAMY ANALIZY

Opisany powyżej algorytm został wykorzystany w kilku programach analizy stanów przejściowych w układach elektronicznych. Opracowana została wersja w języku FORTRAN zwana CHACO i jej rozbudowana wersja CHACO2. Różnice polegały nie tyle w algorytmie co w udoskonalonej procedurze wprowadzania danych oraz prezentacji danych wyjściowych do grafiki komputerowej włącznie. Szybkość obliczeń porównana została z napisanym również w języku FORTRAN programem SPICE2. Uzyskane przebiegi nie różniły się więcej niż 1 do 5-ciu procent. Wynikało to zarówno z niewielkich różnic w przyjętych modelach tranzystorów, a zależało to także od wielkości narzuconego kroku czasowego. Porównanie czasów obliczeń przeprowadzone na komputerze VAX 11/780 zestawiono w tablicy 1.

TABLICA 1. Porównanie czasów analizy programami SPICEa i CHACO

Analizowany układ	SPICE2 sekundy CPU	CHACO2 sekundy CPU
4-ry inwertery bipolarne 4-ry tranzystory, 8 rezystorów 10 węzłów	23.66	9.10
4-ry inwertery CMOS 8 tranzystorów, 6 węzłów	75.78	1.26
7 inwerterów CMOS 14 tranzystorów, 9 węzłów	190.72	1.99
9 inwerterów CMOS 18 tranzystorów, 11 węzłów	264.99	2.34
97 inwerterów CMOS 194 tranzystory, 99 węzłów	-	23.04

Analizując tablicę 1 można stwierdzić, że opisywany algorytm jest bardzo szybki. Widać to szczególnie na przykładzie układów MOS gdzie pojemności sprzęgające pomiędzy węzłami są znacznie mniejsze niż pojemności do podłoża. Ponadto charakterystyki tranzystorów MOS są mniej nieliniowe niż tranzystorów bipolarnych. W przypadku podanego w tablicy 1 układu bipolarnego dochodziło do silnego nasycania się tranzystorów i duże wartości nieliniowych dyfuzyjnych pojemności sprzęgających ograniczały wielkość kroku czasowego. Zysk ze stosowania algorytmu był w tym przypadku stosunkowo niewielki. Wartą podkreślenia cechę algorytmu było to, że jego przewaga nad SPICE2 wzrasta wraz ze złożonością układu. Koszty obliczeń ostatniego z tablicy 1 układu zawierającego około 200 tranzystorów przy pomocy SPICE2 byłyby zbyt wysokie dla przeprowadzenia eksperymentu. Można natomiast założyć, że w przypadku CHACO analiza układu CMOS zawierającego 2000 tranzystorów wynosiłaby około 240 sekund CPU, to znaczy mniej niż wymaga SPICE2 dla analizy 20-to tranzystorowego układu. Równie korzystnie dla opisywanego algorytmu

przedstawią się wymagania na wielkość pamięci komputera.

Specyficzne cechy algorytmu, takie jak duża szybkość obliczeń i niewielkie wymagania na pamięć, spowodowały to że został on adaptowany na systemy mikrokomputerowe. Możliwa jest również analiza układów z elementami indukcyjnymi. Indukcyjność traktowana być może jako źródło prądowe, którego prąd jest modyfikowany z kroku na krok o wartość $I_L = t*V_L/L$.

Napisane zostały wersje w języku BASIC i PASCAL na 8-mio bitowy komputer osobisty pracujący pod systemem CP/M 2.2, a nawet na komputer domowy ATARI 800XL [5]. W obydwu przypadkach możliwa jest analiza kilkudziesięcio węzłowych układów, jakkolwiek stosunkowo szybką graficzną reprezentację wyników uzyskuje się dla układów mniejszych. Programy sprawdzone zostały na analizie stanów przejściowych w szeregu praktycznych układach nieliniowych. Jak na przykład: układ odchylania telewizora, przetwornica Czuka napięcia stałego na stałe, pierścień oscylatora z bramek I^2L, poraz innych układów, których analityczna analiza jest bardzo trudna.

4. WNIOSKI

Jednym z ograniczeń algorytmu jest fakt, że minimalny krok czasowy musi być mniejszy od najmniejszej stałej czasowej układu. W przypadku, kiedy interesująca jest analiza w długim okresie czasu z dużym krokiem czasowym, to wtedy jednym z najprostszych rozwiązań jest sztuczne zwiększenie najmniejszych stałych czasowych układu (przez wprowadzenie dodatkowych uziemionych pojemności) do wartości porównywalnej z długością kroku czasowego. Zabieg taki gwarantuje zbieżność numerycznego procesu i w istotny sposób nie wpływa na jego dokładność.

Możliwe jest dalsze przyspieszenie obliczeń dla dużych układów lub systemów, wykorzystując fakt, że w poszczególnych momentach czasu na wielu węzłach układu napięcie pozostaje stałe. W tym przypadku bardzo łatwe jest okresowe pomijanie w analizie wielu węzłów. W tradycyjnych metodach macierzowych podejście takie jest bardzo utrudnione.

5. LITERATURA

[1] A.E.Ruehli, G.S.Ditow, "Circuit analysis, logic simulation, and cesign verification for VLSI" Proc. IEEE. vol. 71, pp. 34-48, January 1983.

[2] E.Lelarasmee, A.E.Ruehli, A.L.Sangiovanni-Vincentelli, "The waveform relaxation method for time-domain analysis of large-scale integrated circuits", IEEE Trans. CAD Integrated Circuit and Systems, vol CAD-1, pp. 131-145, July 1982.

[3] F.Vladimiresku, K.Zhang, A.R.Newton, D.O.Pederson, A.Sangiovanni-Vincentelli, "SPICE version 2G user guide", University of California, Berkeley, Tech. Memo, Aug. 10, 1981.

[4] B.M.Wilamowski, D.J.Hamilton, Z.J.Staszak ,"Digital integrated circuit transient analysis program", International AMSE Conference "Modeling and Simulation", Minneapolis, August 13-17, 1984

[5] B.M.Wilamowski, "Mikrokomputerowa symulacja i analiza dynamicznych stanów przejściowych w układach elektrycznych i fizycznych", Ogólnopolskie Konwersatorium Informatyczne Gdynia 6-11 maj 1985.

Włodzimierz Janke
Politechnika Gdańska

Janusz Zarębski
Wyższa Szkoła Morska w Gdyni

VIII KK TOiUE

MODELOWANIE I ANALIZA ODDZIAŁYWAŃ ELEKTROTERMICZNYCH W PRZYPADKU WIELKOSYGNAŁOWYM

Streszczenie

Przedstawiono specyfikę elektrotermicznych wielkosygnałowych modeli drugiego rodzaju i problemy jakie wynikają w analizie układów o takich modelach. Omówiono opracowane algorytmy analizy wielkosygnałowej uwzględniające sprzężenie termiczne, oparte na modelach drugiego rodzaju.

LARGE-SIGNAL MODELING AND ANALYSIS OF ELECTROTHERMAL INTERACTIONS

Abstract

There are two possible types of electrothermal models of semiconductor devices. The first - ETM I describes the influence of the temperature on the current-voltage characteristics of a device. The second - ETM II includes additionally the dependance of the inside temperature of a device on dissipated power. The paper describes the form of electrothermal models of the second kind (ETM II) for basic semiconductor devices and the problems involved with the use of such models in the large signal analysis of electronic circuits. A number of algorithms for large signal analysis based on the ETM-II is discussed with the special attention paid to modified nodal methods of analysis.

1. WSTĘP

W pracy [1] podano koncepcje elektrotermicznych modeli drugiego rodzaju i przedstawiono szczegółowo takie modele dla podstawowych elementów półprzewodnikowych zarówno dyskretnych jak też pracujących w układzie scalonym. Modele te w przeciwieństwie do omawianych wcześniej w literaturze, uwzględniają jednocześnie wpływ temperatury na charakterystyki elementów oraz zależność temperatury wnętrza elementów od wydzielanej mocy. Postać modeli elektrotermicznych decyduje o możliwościach i sposobie ich wykorzystania w analizie oddziaływań elektrotermicznych zachodzących w układach elektronicznych. Algorytmy analizy opartej na modelach drugiego rodzaju muszą różnić się od typowych algorytmów analizy układów. Postać elektrotermicznych modeli drugiego rodzaju dla przypadku małosygnałowego omówiono w pracach [1] i [2] zaś problemy analizy małosygnałowej opartej na tych modelach w pracach [3-5]. Niniejsza praca jest poświęcona omówieniu problemów jakie nastręcza wielkosygnałowa analiza oddziaływań elektrotermicznych oparta na elektrotermicznych modelach drugiego rodzaju.

Pracę wykonano w ramach Problemu Resortowego MNiSWiT Nr. 1.8.